

# 밀러-플래토 감지 기반 SiC MOSFET용 멀티-레벨 능동 게이트 구동 IC

김민식, 김종훈, 김명호, 성현우, 정민규, 신세운  
포항공과대학교

## Miller-Plateau Sensing Based Multi-Level Active Gate Driver IC of SiC MOSFETs

Min-Sik Kim, Jong-Hun Kim, Myeong-Ho Kim, Hyeon-Woo Seong, Min-Gyu Jeong, Se-Un Shin  
Pohang University of Science and Technology

### ABSTRACT

전력 전자 분야에서 더욱 높은 전력 밀도와 효율을 달성하기 위해 SiC MOSFET이 주목받고 있다. 하지만, 고밀도 시스템을 구현하기 위해 스위칭 속도가 빨라지면서 전압 오버슈트, 링잉(Ringing), 전자기 간섭(EMI) 등의 문제가 발생하게 되고, 이는 시스템의 성능과 안정성을 떨어뜨리게 된다. 기존의 게이트 구동 회로들은 이러한 문제들과 스위칭 손실 사이에 트레이드-오프가 존재한다는 한계가 있다. 본 논문에서는  $V_{DS}$  기울기 감지 기반의 높은 신뢰성을 가지는 멀티-레벨 능동 게이트 구동 IC를 제안하여 SiC MOSFET의 스위칭 특성을 크게 개선하고자 한다. 제안된 게이트 구동 IC를 활용한 SiC MOSFET의 스위칭 특성은 Cadence Virtuoso를 통해 시뮬레이션 검증되었다.

(shoot through) 전류가 흐르며 단락 회로(short circuit)로 동작하고 전력 손실 및 소자 손상을 초래하기 때문에 반드시 예방할 필요가 있다.

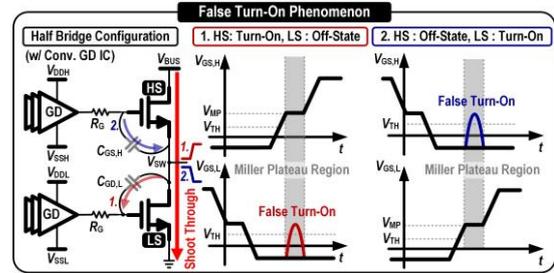


그림1 False Turn-On 현상의 메커니즘  
Fig.1 Mechanism of false turn-on phenomenon

### 1. 서론

SiC MOSFET 소자는 높은 내압을 유지하면서도 낮은 온-저항을 가질 수 있고, 기존의 전력 반도체 소자로 사용되고 있던 Si-IGBT에 비해 낮은 기생 커패시턴스를 가지므로 스위칭 손실도 줄일 수 있어 전기자동차, 신재생 에너지 및 전력산업 분야에서 수요가 크게 증가하고 있다<sup>[1]</sup>. 하지만 이처럼 SiC MOSFET이 많은 장점을 가지고 있음에도 불구하고 고속 스위칭 구동에 있어서 여러 문제점들이 존재하고 있고, 전력반도체 기술의 온전한 활용과 발전에 있어 방해 요소가 되고 있다. 회로 내의 기생 성분들과 빠른 스위칭 속도로 발생하는 높은  $dv/dt$  및  $di/dt$ 로 인하여 false turn-on, 게이트 링잉 등의 현상이 발생하게 되고, 이것들은 EMI 및 과열, 소자 손상을 비롯한 여러 설계 문제를 야기하게 된다. 그림1은 high-side 스위치(HS)와 low-side 스위치(LS)로 이루어진 하프 브리지 구성에서 false turn-on이 발생하는 메커니즘을 나타내고 있다. 고속 동작으로 인하여 밀러-플래토(Miller plateau) 구간에서 스위칭 노드의 급격한 전압 변화가 발생하게 되고 각각의 경우에 대해 기생 커패시턴스를 통해 전하가 게이트로 유입된다( $i=C \cdot dV_{sw}/dt$ ). 그 결과, LS 혹은 HS의 게이트 전압이 문턱 전압을 초과하며 false turn-on이 발생하게 된다. False turn-on이 발생하면 큰 숏-스루

하지만 false turn-on 및 EMI 문제는 스위칭 속도 및 손실과 트레이드-오프 관계에 놓여 있기 때문에 기존의 게이트 구동 회로를 이용하여 시스템의 높은 안정성 및 성능을 동시에 향상시키기는 어렵다. 이를 개선하기 위해 여러 게이트 구동 회로들<sup>[2-4]</sup>이 제안되었지만 대부분 1) open-loop으로 구현되어 환경에 따라 사용자가 직접 최적의 파라미터 값을 찾아야 하기 때문에 실용성이 떨어진다. 또한, 2) 많은 discrete 소자들을 이용했기 때문에 기생 성분의 영향을 크게 받고, 전력 밀도가 낮아진다는 문제점이 있다. 따라서 본 논문에서는 false turn-on 및 EMI 등의 문제를 해결하기 위한 멀티-레벨 능동 게이트 구동 IC를 제안한다.

### 2. 제안된 멀티-레벨 게이트 구동 IC

그림2는 멀티-레벨 게이트 전류 구동 컨셉을 보여주고 있다. 게이트 구동 IC의 출력 버퍼를 제어하여 밀러-플래토 구간에서만 게이트 전류를 감소시켜 스위칭 속도 저하에 큰 영향을 주지 않으면서 false turn-on을 막을 수 있도록 한다. 이 때, 게이트 전류를 조절하기 위해 ( $I_{G1}$ ,  $I_{G2}$ ) 크기가 다른 출력 버퍼로 구현한다. 그림3은 제안하는 게이트 구동 IC의 회로도를 나타낸 것이다. 게이트 전류를 조절하기 위해 크기가 서로 다른 출력 버퍼들 ( $M_{P1-2}$ ,  $M_{N1-3}$ )로 구성된 모습을 나타내고 있고, 각각의 출력 버퍼를 구동시키기 위한

인버터 체인, 레벨 시프터가 앞단에 추가된 모습을 나타내고 있다.

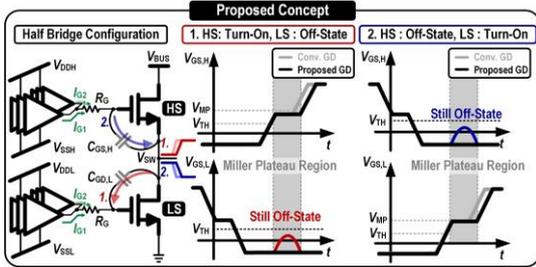


그림2 멀티-레벨 게이트 전류 구동 컨셉  
Fig.2 Concept of the multi-level gate current driving

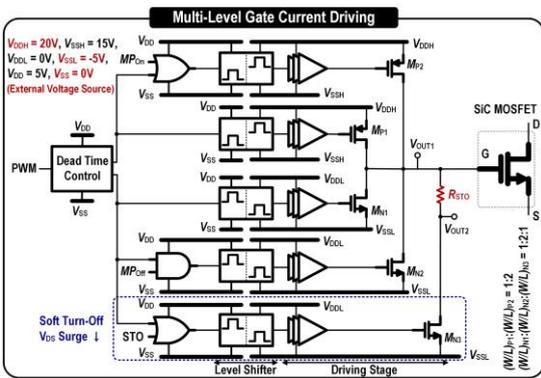


그림3 멀티-레벨 게이트 구동 IC 회로도  
Fig.3 Schematic of the multi-level gate driver IC

그림4는 밀러-플래토 구간 감지 회로를 나타내고 있다. 스위치의  $V_{DS}$  기울기를 노이즈 성분에 영향을 받지 않으며 센싱하기 위해 밴드 패스 필터와 히스테리시스 비교기를 활용하였다. 스위치의 턴-온/오프 시, 각각의 밀러-플래토 구간에서  $MP_{ON/OFF}$  신호가 출력 버퍼들을 제어하여 게이트 전류를 조절하고 그 결과, closed-loop으로 구현될 수 있다.

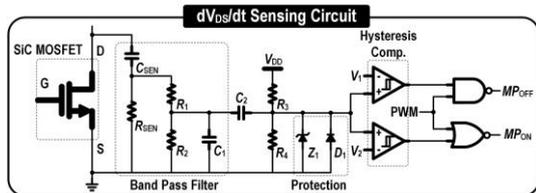


그림4 밀러-플래토 구간 감지 회로도  
Fig.4 Schematic of the Miller plateau sensing circuit

### 3. 시뮬레이션 셋업 및 결과

그림5 (a)는 Cadence Virtuoso에서 TSMC 180nm BCD 공정의 PDK를 활용하여 설계된 IC의 레이아웃을 보여주고 있다. SiC MOSFET의 스위칭 특성을 분석하기 위해 그림5 (b)처럼 이중 펄스 테스트 셋업을 구성하여 시뮬레이션을 진행하였고, 그림5 (c)는 멀티-레벨 게이트 전류 구동의 적용 전후 파형을 나타내고 있다. 이때 효과적인 비교를 위해 액티브

밀러 클램프 회로를 비활성화한 후의 결과를 나타내었고, 적용 전 HS 전압 링잉의 크기가 턴-온, 오프 시 각각 36V, 19V로 나타난 반면 적용 후 HS 전압 링잉의 크기는 28V, 16V로 약 22%, 16% 만큼 감소한 것을 보여주고 있다.

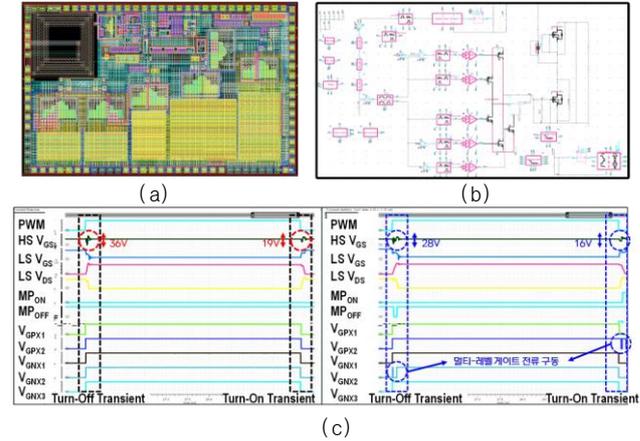


그림5 (a) 레이아웃, 시뮬레이션 (b) 셋업 및 (c) 결과  
Fig.5 (a) Layout, Simulation (b) setup and (c) results

### 4. 결론

본 논문에서 제안하는 회로는 기존의 SiC MOSFET 게이트 구동 회로들이 해결하지 못했던 한계를 극복할 수 있도록 하는 게이트 구동 IC이다. 크기가 다른 출력 버퍼들을 이용한 멀티-레벨 게이트 전류 구동을 통해 밀러-플래토 구간에서만 게이트 전류를 감소시킴으로써 false turn-on 현상과 스위칭 속도 및 손실 사이의 트레이드-오프 관계를 개선할 수 있다. 추후 칩(chip) 제작 및 실험을 통해 제안한 구조의 우수성을 검증할 예정이다.

이 성과는 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(RS-2023-00219443).  
본 과제(결과물)는 교육부와 한국연구재단의 재원으로 지원을 받아 수행된 첨단분야 혁신융합대학사업의 연구결과입니다.

### 참고 문헌

- [1] Yole Development, "Power SiC 2022 Product Brochure", I-micronews, 2022.
- [2] Zheyu Zhang, et al., "Active Gate Driver for Crosstalk Suppression of SiC Devices in a Phase-Leg Configuration", TPE, vol. 29, no. 4, pp. 1986-1997, April 2014.
- [3] Alejandro Paredes Camacho, et al., "A Novel Active Gate Driver for Improving SiC MOSFET Switching Trajectory", IEEE Transactions on Industrial Electronics, vol. 64, no. 11, pp. 9032-9042, November 2017.
- [4] Zhidong Qiu, et al., "An Intelligent Three-level Active Gate Driver for Crosstalk Suppression of SiC MOSFET", IEEE Energy Conversion Congress and Exposition, October 2020.